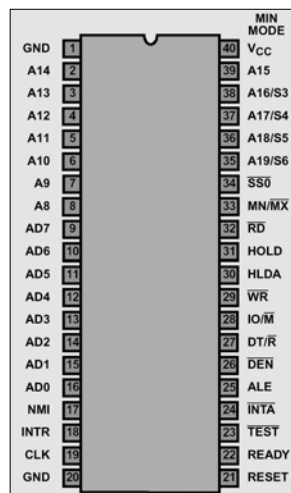


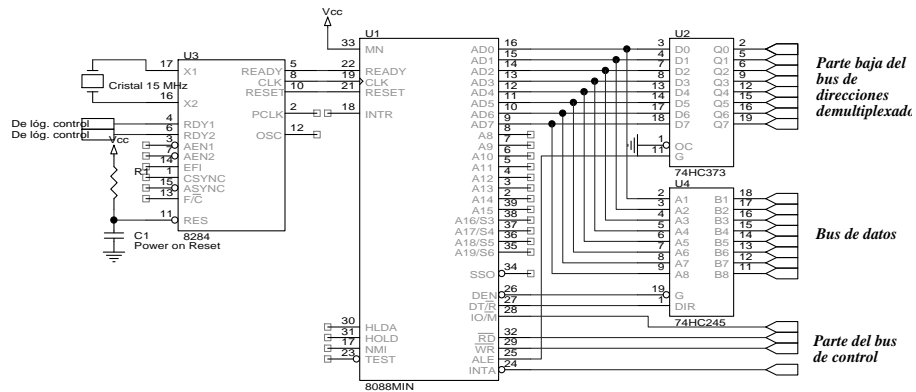
1. Introducción a los microprocesadores de la familia Intel 8088/8086

2 Descripción de las patas de conexión del 8088

2.1 Descripción de las patas en modo mínimo

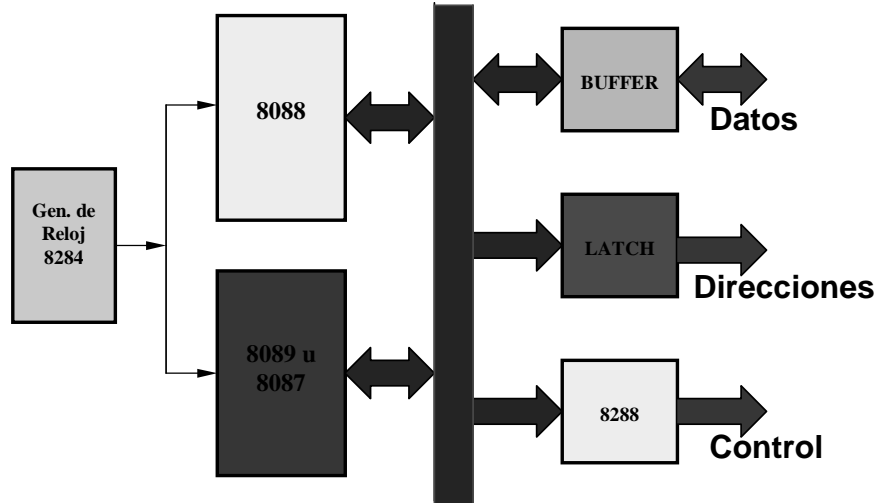


Conexión en modo mínimo



IS2	IS1	IS0	Ciclo de máquina
0	0	0	Reconocimiento de interrupción (Ver Cap. 3)
0	0	1	Lectura de E/S
0	1	0	Escritura de E/S
0	1	1	Halt
1	0	0	Búsqueda de código de operación
1	0	1	Lectura de Memoria
1	1	0	Escritura de Memoria
1	1	1	Inactivo

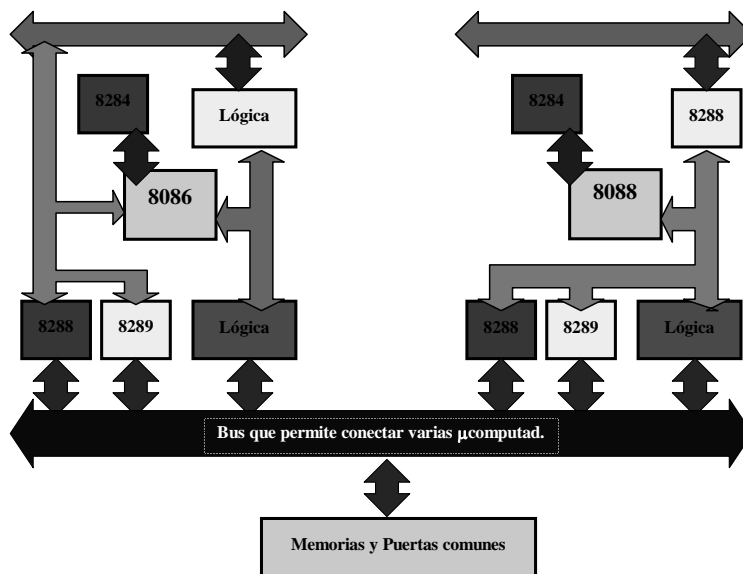
2.6 Bus Local y Multimaster



Técnicas Digitales II - 4R01 -
Capítulo 2

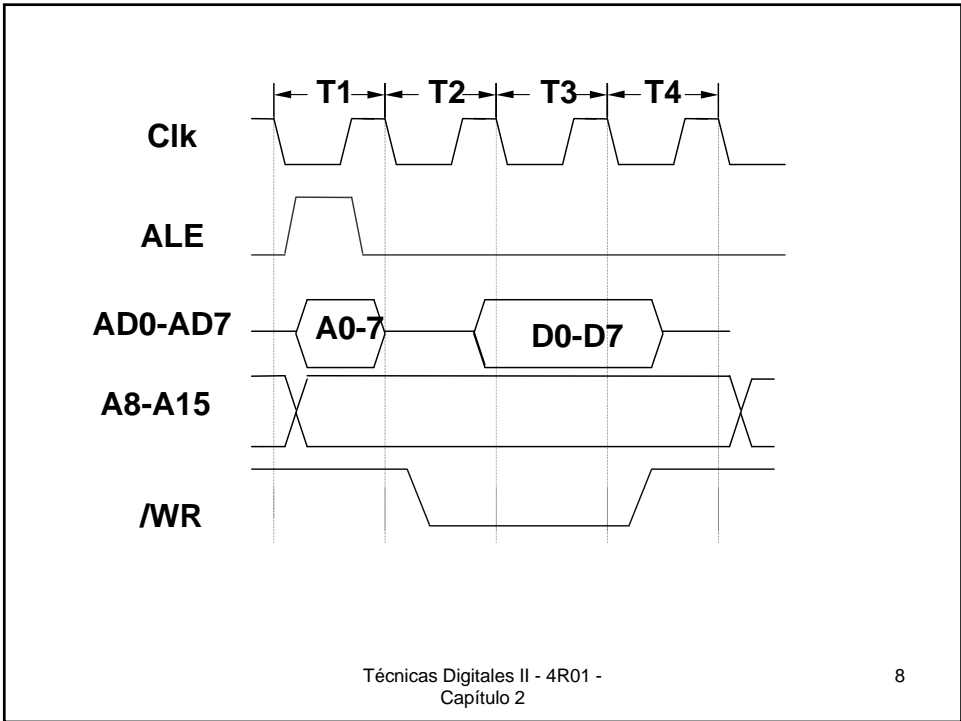
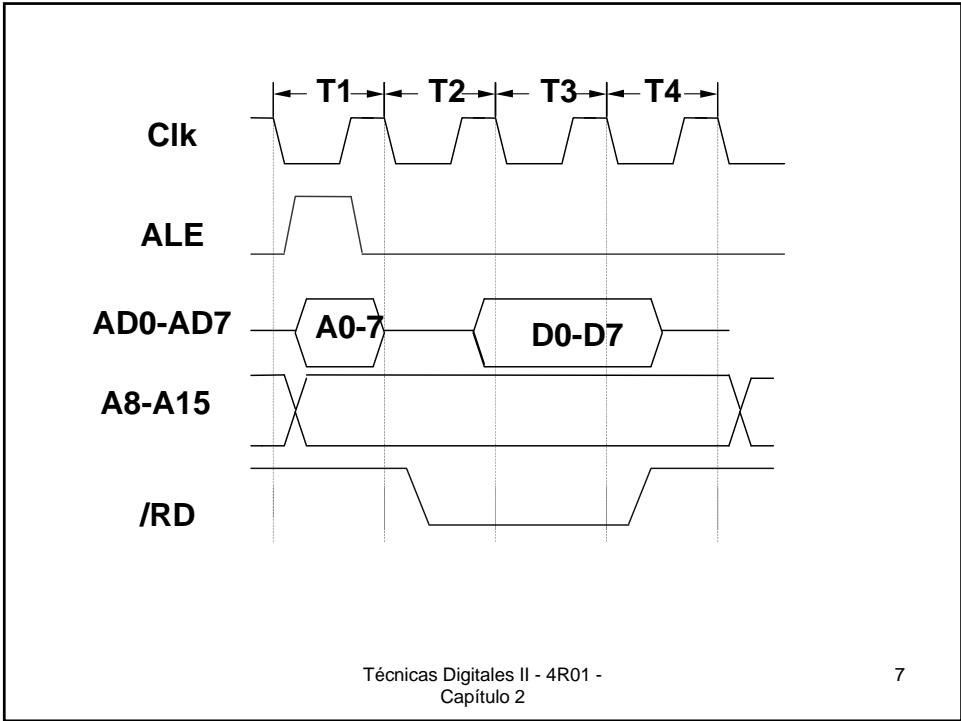
5

2.7 Multiprocesamiento

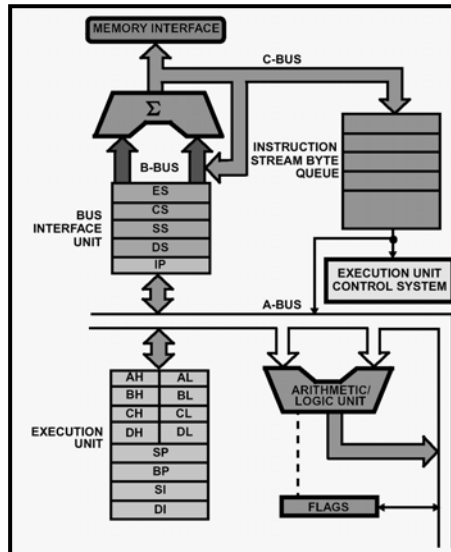


Técnicas Digitales II - 4R01 -
Capítulo 2

6

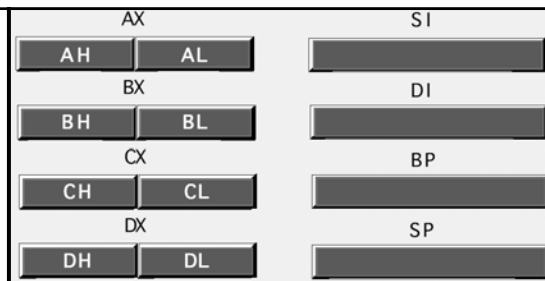


4. Arquitectura interna de un 8088



Técnicas Digitales II - 4R01 -
Capítulo 2

9

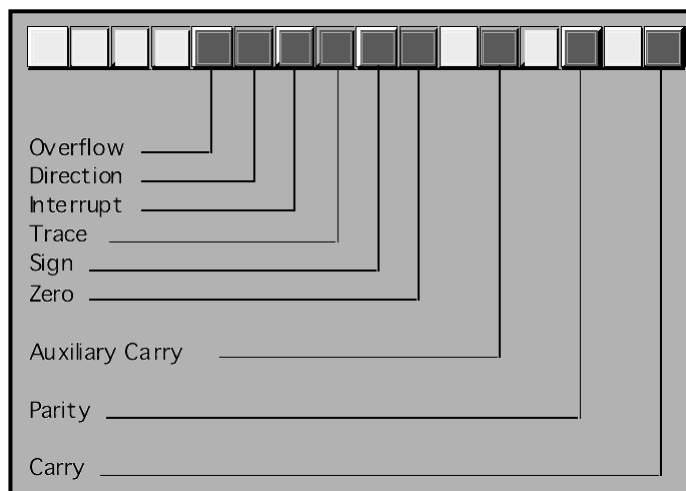


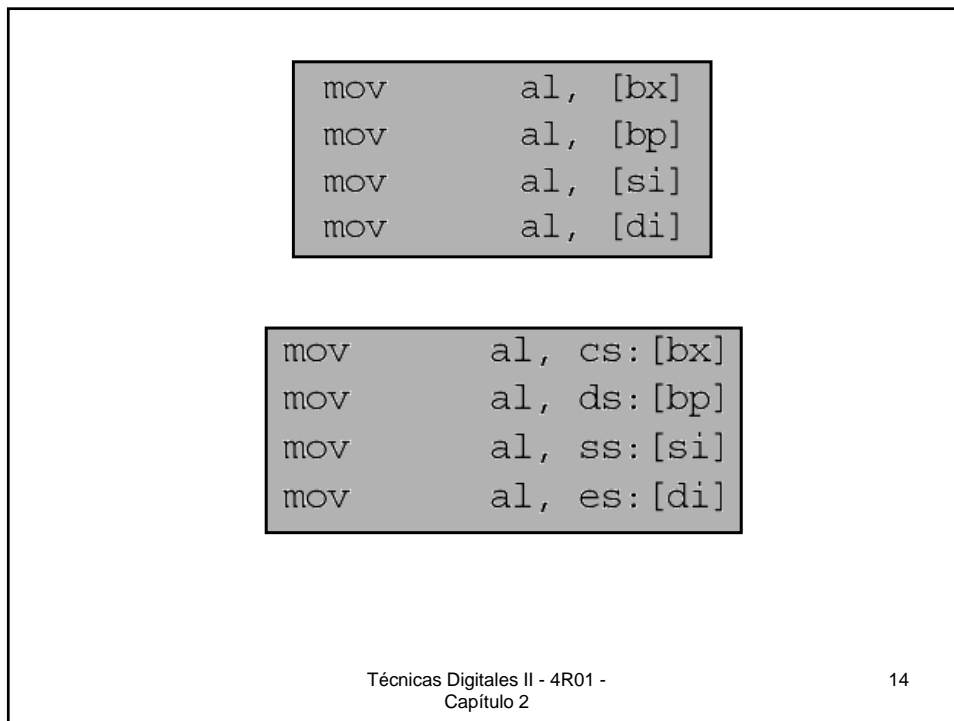
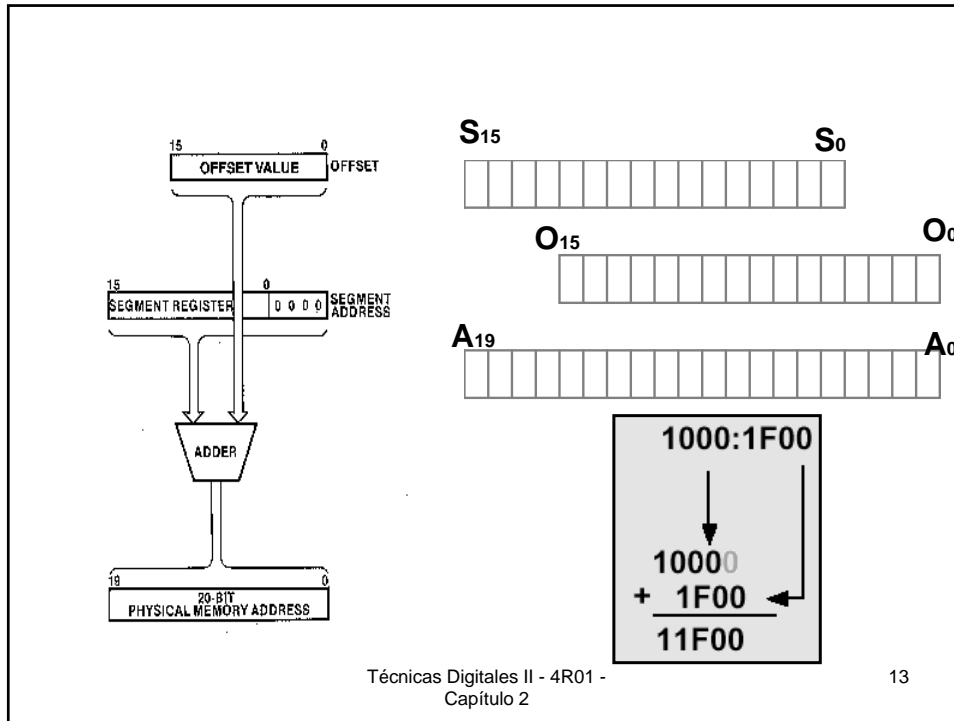
AX	Registro acumulador, puede dividirse en AH y AL (8 bits cada uno).
BX	Registro base, puede dividirse en BH y BL.
CX	Registro contador, puede dividirse en CH y CL.
DX	Registro de datos, puede dividirse en DH y DL.
SP	Puntero de pila (no se puede subdividir).
BP	Puntero base (no se puede subdividir).
SI	Puntero índice fuente (no se puede subdividir).
DI	Puntero índice destino (no se puede subdividir).

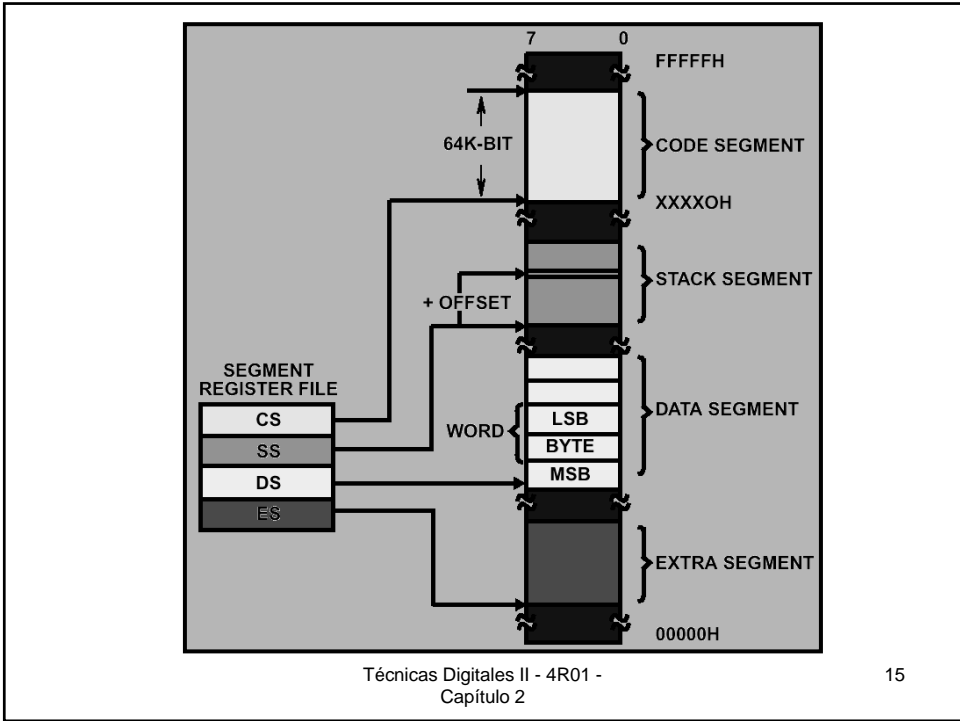
Técnicas Digitales II - 4R01 -
Capítulo 2

10

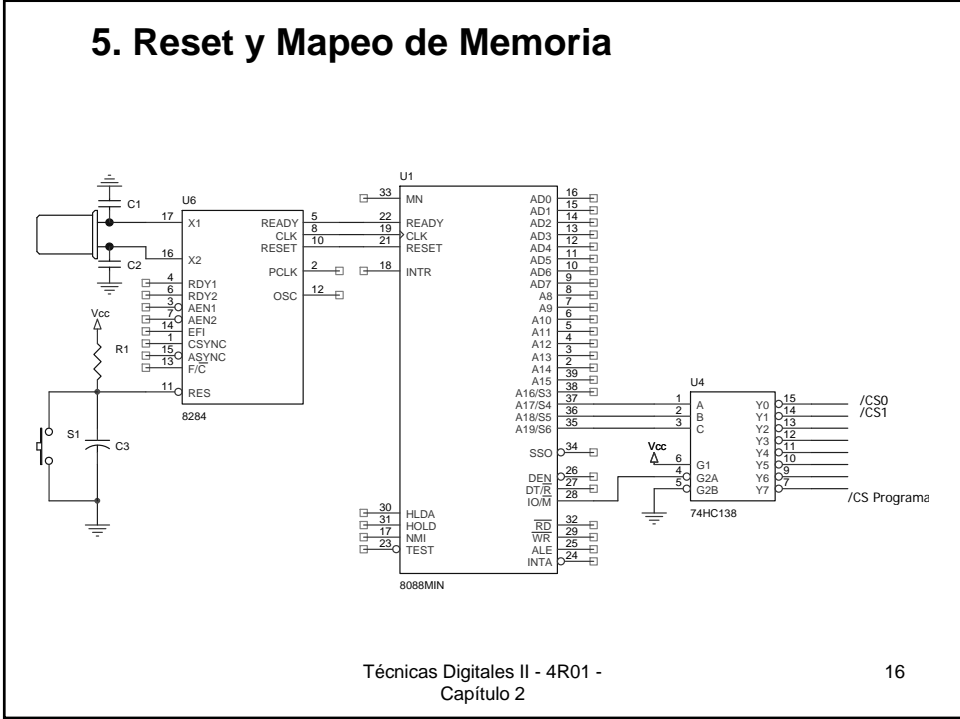
Registro	Operación
AX	Multiplicación y división de palabras. E/S de 16 bits
AL	Multiplicación y división de bytes. E/S de 8 bits. XLAT. Aritmética decimal.
AH	Multiplicación y división de bytes
BX	Puntero. Base de XLAT.
CX	Operaciones de cadenas (strings). Lazos.
CL	Desplazamiento de variables. Rotaciones
DX	Multiplicación y división de palabras. Direccionamiento indirecto de E/S.



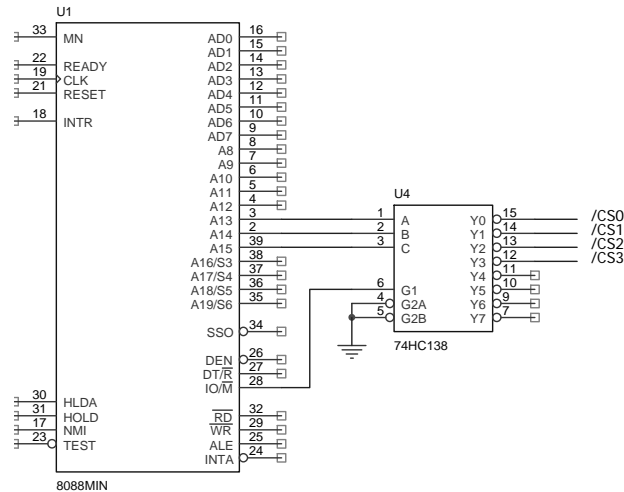




5. Reset y Mapeo de Memoria



6. Manejo de entradas y salidas



Técnicas Digitales II - 4R01 -
Capítulo 2

17

7. Modos de direccionamiento del 8086/8088

Registro indirecto:

- 1.- [BX]
- 2.- [DI].
- 3.- [SI]. Esto debe leerse como que BX, DI o SI apuntan a memoria.

Basado:

- 4.- desp8[BX] ; BX apunta a memoria con un desplazamiento de 8 bits
- 5.- desp8[BP] ; BP apunta a memoria con un desplazamiento de 8 bits
- 6.- desp16[BX] ; Idem 16 bits
- 7.- desp16[BP]

Técnicas Digitales II - 4R01 -
Capítulo 2

18

7. Modos de direccionamiento del 8086/8088

Indexado:

- 8.- desp8[SI]
- 9.- desp8[DI]
- 10.- desp16[SI]
- 11.- desp16[DI] .

Basado-indexado:

- 12.- [BX+SI] ; Dirección apuntada por la suma de BX + SI (sin afectar a ninguno de los dos).
- 13.- [BX+DI]
- 14.- [BP+SI]
- 15.- [BP+DI] .

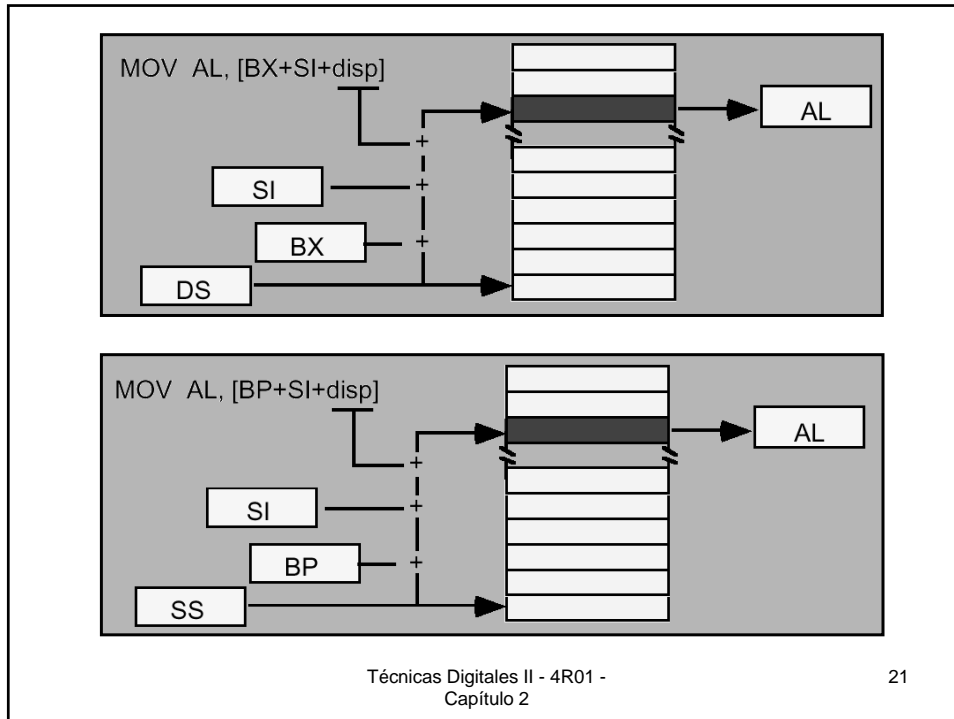
7. Modos de direccionamiento del 8086/8088

Basado-indexado con desplazamiento:

- 16.- desp8[BX+SI] ; Dirección de memoria apuntada por la suma de BX + SI con un desplazamiento de 8 bits.
- 17.- desp8[BX+DI]
- 18.- desp8[BP+SI]
- 19.- desp8[BP+DI]
- 20.- desp16[BX+SI] ; Idem con desplazamiento de 16 bits
- 21.- desp16[BX+DI]
- 22.- desp16[BP+SI]
- 23.- desp16[BP+DI] .

Directo:

- 24.- [desp16] .



8. Repertorio de Instrucción

Nemónico	Significado	Formato	Operación	Flags Afect.
MOV	Movimiento	MOV D,F	(F) → (D)	Ninguno

Destino	Fuente
Memoria	Acumulador
Acumulador	Memoria
Registro	Registro
Registro	Memoria
Memoria	Registro
Registro	Inmediato
Memoria	Inmediato
Registro Segm.	Reg. 16 bits
Registro Segm.	Mem. 16 bits
Reg 16 bits	Registro Segm.
Mem 16 bits	Registro Segm.

Nemónico	Significado	Formato	Operación	Flags Afect.
IN	Entrada	IN An,F	(F) → (An)	Ninguno
OUT	Salida	OUT D,An	(An) → (D)	Ninguno

MOV DX,789AH ; Se inicializa DX para apuntar a
; 789AH

IN AL,DX ; Se lleva al registro AL el
; contenido de la puerta 789AH

IN AX,DX ; Se lleva a AL el contenido de la
; puerta 789AH y a AH el de la
; puerta 789BH. DX no se altera.

OUT 60H,AL ; Se enviará a la puerta 60H el
; contenido de AL.

OUT 60H,AX ; Se sacará por la puerta 60H el
; contenido de AL y por la 61H el
; de AH.

Nemónico	Significado	Formato	Operación	Flags Afect.
XCHG	Intercambio	XCHG D,F	(F) ↔ (D)	Ninguno

Destino	Fuente
Acumulador	Reg. 16
Memoria	Registro
Registro	Registro
Registro	Memoria

Nemónico	Significado	Formato	Operación	Flags Afect
XLAT	Traducción	XLAT	(DS:(AL)+(BX)) → (AL)	Ninguno

Byte de la tabla	Contenido de la tabla
00	Equivalente ASCII del EBCDIC 00
01	Idem del EBCDIC 01
02	Idem del EBCDIC 02

....

....

FE	Idem del EBCDIC FE
FF	Idem del EBCDIC FF

Cadenas

- LODS: Cargar elemento de cadena en AL e incrementa SI

XOR BX,BX

XOR AH,AH

MOV CX,10

MOV SI,1234H

LACITO:

LODSB

ADD BX,AX

LOOP LACITO

Cadenas

- STOS: Cargar elemento AL en cadena e incrementa SI

```
MOV AL,0
MOV CX,10
MOV SI,1234H
```

LACITO:

```
STOSB
LOOP LACITO
```

Cadenas

- MOVS: Mueve un byte o word desde DS:SI a ES:DI y SI++, DI++ (ó SI--, DI--)

```
MOV DX,1000H
MOV DS,DX
MOV ES,DX
MOV DI,2345H
MOV SI,1234H
MOV CX,100
REP MOVSB
```

Cadenas

- SCAS: Busca en una cadena ES:DI, el contenido de AL

```
MOV     AL,23H
MOV     DI,1234H
MOV     CX,100
REPNE   SCASB
JE      ENCONTRADO
```

.....

ENCONTRADO:

Cadenas

- CMPS: Compara dos cadenas ES:DI CON DS:SI e incrementa los punteros

```
MOV     DI,1234H
MOV     SI,6789H
MOV     CX,100
REPE    CMPSW
JE      ENCONTRADO
```

.....

ENCONTRADO:

Cadenas

- STOS: Cargar elemento AL en cadena e incrementa SI

```
MOV AL,0
MOV CX,10
MOV SI,1234H
```

LACITO:

```
STOSB
LOOP LACITO
```

Cadenas

- MOVS: Mueve un byte o word desde DS:SI a ES:DI y SI++, DI++

```
MOV DX,1000H
MOV DS,DX
MOV ES,DX
MOV DI,2345H
MOV SI,1234H
MOV CX,100
REP MOVSB
```


Suma	
ADD	Suma de byte o palabra
ADC	Suma de byte o palabra con el estado del acarreo anterior
INC	Incrementar en 1 byte o palabra
AAA	Ajuste ASCII de la suma.
DAA	Ajuste decimal de la suma

Sustracción	
SUB	Resta de byte o palabra.
SBB	Resta de byte o palabra con el préstamo de la operación anterior.
DEC	Decrementar en 1 un byte o palabra.
NEG	Complementar byte o palabra.
AAS	Ajuste ASCII de la resta.
DAS	Ajuste decimal de la resta.

Técnicas Digitales II - 4R01 -
Capítulo 2

33

Multiplicación	
MUL	Producto de bytes o palabras no signadas.
IMUL	Producto de bytes o palabras enteras.
AAM	Ajuste ASCII del producto.

División	
DIV	Cociente de bytes o palabras no signadas.
IDIV	Cociente de bytes o palabras enteras.
AAD	Ajuste ASCII del cociente.
CBW	Convierte byte a palabra.
CWD	Convierte palabra a doble palabra.

Técnicas Digitales II - 4R01 -
Capítulo 2

34

Nemónico	Significado	Formato	Operación	Flags afectados
ADD	Suma	ADD D,F	(F)+(D) → (D) Carry → (CF)	AF, CF, OF, SF, ZF, PF
ADD	Suma	ADD D,F	(F)+(D)+ (CF) → (D) Carry → (CF)	AF, CF, OF, SF, ZF, PF
INC	Incrementar en 1	INC D	(D) + 1 → (D)	OF, SF, ZF, AF, PF
AAA	Ajuste ASCII de la suma	AAA		AF, CF, OF, SF, ZF, PF
DAA	Ajuste decimal de la suma	DAA		AF, CF, OF, SF, ZF, PF

Destino	Fuente
Registro	Registro
Registro	Memoria
Memoria	Registro
Registro	Inmediato
Memoria	Inmediato
Acumulador	Inmediato

Destino
Reg 16
Reg 8
Memoria

Nemónico	Significado	Formato	Operación	Flags afectados
MUL	Producto (no signado)	MUL F	$(AL) * (F8) \rightarrow (AX)$	AF, CF, OF, SF, ZF, PF
DIV	Cociente (no signado)	DIV F	1.- $((AX)/(F8)) \rightarrow (AL)$ Si vale OFFH, se generará una interrupción de división por 0. (Ver Cap. 3). Resto \rightarrow (AH). 2.- $((DX,AX)/(F16)) \rightarrow (AX)$ Si vale OFFFH, se generará una interrupción de división por 0. Ver Cap. 3. Resto \rightarrow (DX)	AF, CF, OF, SF, ZF, PF
IMUL	Producto entero (signado)	IMUL F	$(AL) * (F8) \rightarrow (AX)$	AF, CF, OF, SF, ZF, PF
IDIV	Cociente entero (signado)	IDIV F	1.- $((AX)/(F8)) \rightarrow (AL)$ Resto \rightarrow (AH). 2.- $((DX,AX)/(F16)) \rightarrow (AX)$ Si es positiva y $> 7FFFH$ o si es negativa y $< 8001H$, se generará una interrupción de división por 0. Resto \rightarrow (DX)	AF, CF, OF, SF, ZF, PF
AAM	Ajuste de AL para el producto.	AAM	$((AL)/10) \rightarrow (AH)$ Resto $((AL)/10) \rightarrow (AL)$	OF, SF, ZF, AF, PF
AAD	Ajuste de AX para el cociente.	AAD	$(AH) * 10 + (AL) \rightarrow (AL)$ $00 \rightarrow (AH)$	OF, SF, ZF, AF, PF
CBW	Convertir byte a palabra	CBW	El bit más significativo de AL se repite en todo AH	Ninguno
CWD	Convertir palabra a doble palabra (32 bits)	CWD	El bit más significativo de AX se repite en todo DX	Ninguno

Técnicas Digitales II - 4R01 -
Capítulo 2

37

<table border="1"> <tr> <td>Registro 8 bits</td> </tr> <tr> <td>Registro 16 bits</td> </tr> <tr> <td>Memoria 8 bits</td> </tr> <tr> <td>Memoria 16 bits</td> </tr> </table>	Registro 8 bits	Registro 16 bits	Memoria 8 bits	Memoria 16 bits
Registro 8 bits				
Registro 16 bits				
Memoria 8 bits				
Memoria 16 bits				

Técnicas Digitales II - 4R01 -
Capítulo 2

38

Nemónico	Significado	Formato	Operación	Flags afectados
AND	AND lógica	AND D,F	$(F).(D) \rightarrow (D)$	CF, OF, SF, ZF, PF AF indefinido
OR	OR inclusiva lógica	OR D,F	$(F) + (D) \rightarrow (D)$	CF, OF, SF, ZF, PF AF indefinido
XOR	OR exclusiva lógica	XOR D,F	$(F) \oplus (D) \rightarrow (D)$	CF, OF, SF, ZF, PF AF indefinido
NOT	NOT lógica	NOT D	$(/D) \rightarrow (D)$	Ninguno

Destino	Fuente
Registro	Registro
Registro	Memoria
Memoria	Registro
Registro	Inmediato
Memoria	Inmediato
Acumulador	Inmediato

Destino
Registro
Memoria

Técnicas Digitales II - 4R01 -
Capítulo 2

39

Nemónico	Significado	Formato	Operación	Flags afectados
JMP	Salto incondicional	JMP operando	Salto a la dirección indicada en Operando.	Ninguno

Fuente
Short
Near
Far
Puntero en memoria 16 bits
Puntero Registro 16 bits
Puntero en memoria 32 bits

Nemónico	Significado	Formato	Operación	Flags afectados
Jcc	Salto condicional	Jcc operando	Salto a la dirección indicada en Operando si se verifica el estado de los flags del código de condición..	Ninguno

Técnicas Digitales II - 4R01 -
Capítulo 2

40

Nemónico	Significado	Condición
JA	above (por encima) NO signado.	CF=0, ZF=0
JAE	above or equal (encima o igual)	CF=0
JB	below (por debajo)	CF=1
JBE	below or equal	CF=1 ó ZF=1
JC	acarreo	CF=1
JCXZ	registro CX=0	(CF ó ZF) = 0
JE	igual	ZF=1
JG	mayor o greater (signado)	ZF=0 y SF=OF (overflow)
JGE	mayor o igual	SF=OF
JL	menor o less (signado)	(SF ó OF)=1
JLE	menor o igual	((SF ó OF)=1)+ZF=1
JNA	not above	CF=1 ó ZF=1
JNAE	not above or equal	CF=1
JNB	not below	CF=0
JNBE	not below nor equal	CF=0 y ZF=0
JNC	not carry	CF=0
JNE	not equal	ZF=0
JNG	not greater	((SF ó OF)=1)+ZF=1
JNGE	not greater or equal	(SF ó OF)=1
JNL	not less	SF=OF
JNLE	not less or equal	ZF=0 y SF=OF
JNO	not overflow	OF=0
JNP	not parity	PF=0
JNS	not sign (no negativo)	SF=0
JNZ	not zero	ZF=0
JO	overflow	OF=1
JP	parity	P=1
JPE	parity even (par)	PF=1
JPO	parity odd (impar)	PF=0
JS	sign (positivo)	SF=1
JZ	zero	ZF=1

Técnicas Digitales II - 4R01 -
Capítulo 2

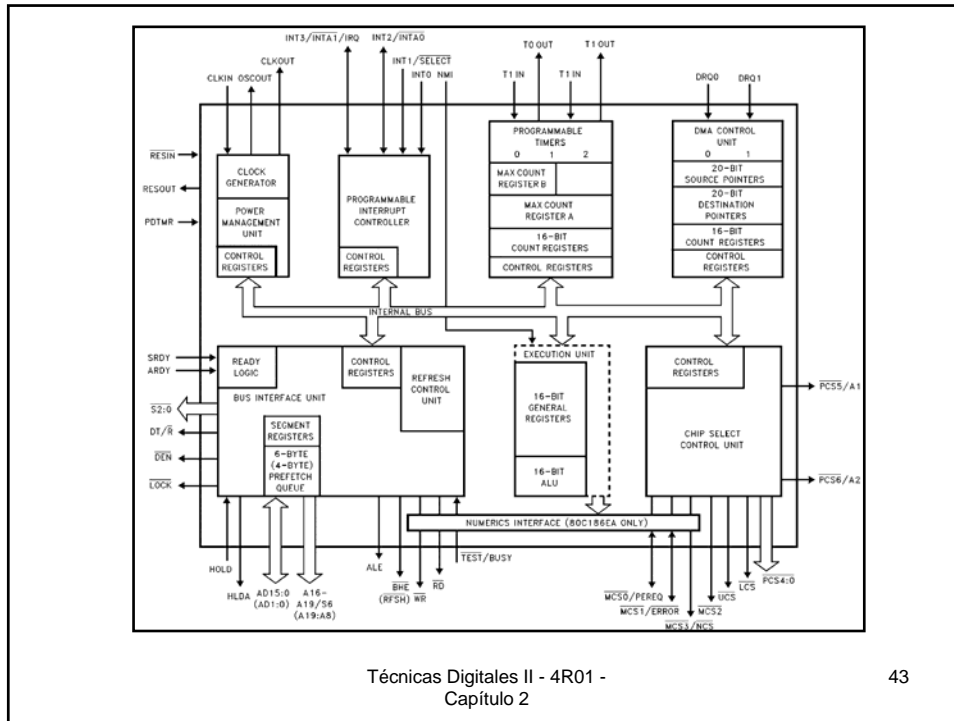
41

80186/80188

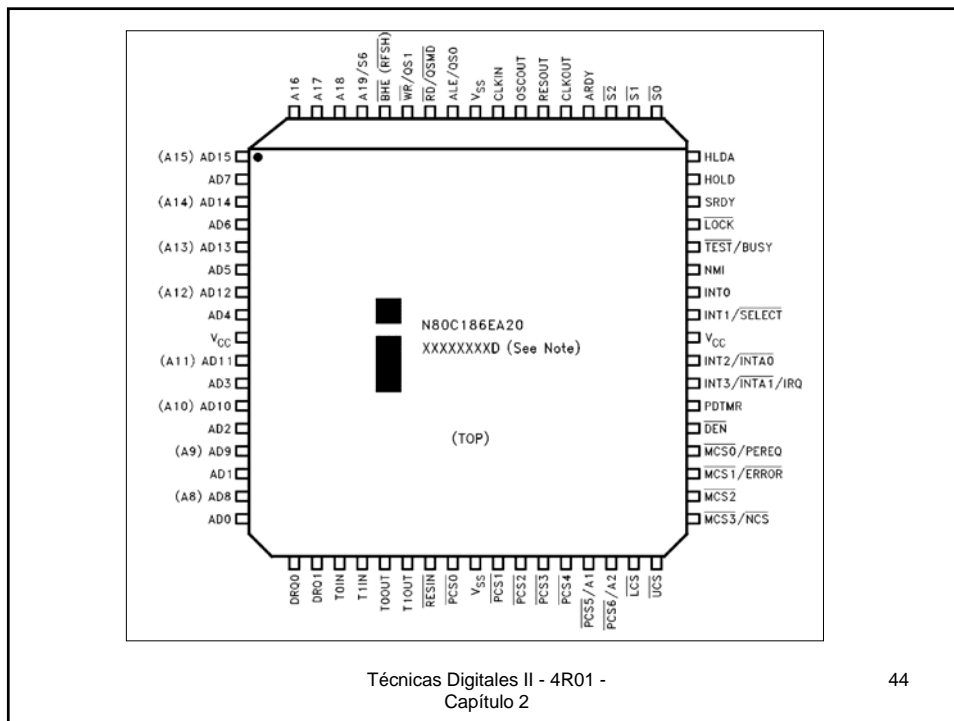
Generador de Reloj Incorporado
Modos de bajo consumo
2 Canales de DMA
3 Temporizadores de 16 bits
Lógica de selección de Memoria y E/S
Refresco de Memoria Dinámica incorporado
Generador de Wait States incorporado
Controlador de bus local incorporado

Técnicas Digitales II - 4R01 -
Capítulo 2

42



Técnicas Digitales II - 4R01 -
Capítulo 2



Técnicas Digitales II - 4R01 -
Capítulo 2